



**A) CURSO**

Clave	Asignatura
5673	Diseño de Sistemas Digitales.

Horas de teoría por semana	Horas de práctica por semana	Horas trabajo adicional estudiante	Créditos	Horas Totales
3	1	3	7	48

**B) DATOS BÁSICOS DEL CURSO**

	IEA	IM	IMA	IME	IMT
<b>Nivel:</b>	V			VII	V
<b>Tipo (Optativa, Obligatoria)</b>	Obligatoria			Optativa	Obligatoria
<b>Prerrequisito:</b>	Introducción a la programación.			Introducción a la programación.	Programación I (5707) Circuitos Eléctricos A (5517)
<b>Clasificación CACEI:</b>	CI			CI	CI

**C) OBJETIVO GENERAL DEL CURSO**

<b>Al finalizar el curso el estudiante será capaz de:</b>
Aplicar los principios básicos de los sistemas lógicos, incluyendo la lógica secuencial y la combinacional, en el diseño de circuitos digitales.
Aplicar el lenguaje descriptivo de hardware VHDL en el diseño de sistemas digitales.

**D) CONTENIDOS Y MÉTODOS POR UNIDADES Y TEMAS**

Unidad 1. Introducción a los circuitos lógicos		7 horas
<b>Objetivo Específico:</b>	El estudiante conocerá las bases de la electrónica digital y aprenderá las herramientas disponibles para diseñar circuitos digitales mediante lenguajes descriptivos de hardware HDL.	
	1.1 Variables y funciones. 1.2 Inversión. 1.3 Tablas de verdad. 1.4 Compuertas lógicas y circuitos. 1.5 Algebra de Boole. 1.6 Síntesis con compuertas AND, OR y NOT. 1.7 Circuitos lógicos NAND y NOR. 1.8 Introducción a las herramientas CAD. 1.9 Introducción a los lenguajes descriptivos. 1.10 Tecnología de implementación.	
<b>Lecturas y otros recursos</b>	Stephen Brown, Zvonko Vranesic, Fundamentos de Lógica Digital con Diseño VHDL, McGraw Hill, 4ª Edición, 2023.	
<b>Métodos de enseñanza</b>	Exposición de conceptos teóricos y ejercicios de aplicación.	



<b>Actividades de aprendizaje</b>	Tareas y proyectos teóricos, en simulación o de implementación.
-----------------------------------	---

<b>Unidad 2 Implementación optimizada de funciones lógicas</b>		<b>7 horas</b>
<b>Objetivo Específico:</b>	El estudiante aplicará las herramientas de síntesis para minimizar funciones lógicas combinacionales.	
2.1	Mapas de Karnaugh	
2.2	Estrategia de minimización.	
2.3	Minimización en formas de productos de sumas.	
2.4	Funciones especificadas de manera incompleta.	
2.5	Circuitos con múltiples salidas.	
2.6	Método tabular para minimización.	
2.7	Circuitos sintetizados a partir de VHDL.	
<b>Lecturas y otros recursos</b>	Stephen Brown, Zvonko Vranesic, Fundamentos de Lógica Digital con Diseño VHDL, McGraw Hill, 4ª Edición, 2023.	
<b>Métodos de enseñanza</b>	Exposición de conceptos teóricos y ejercicios de aplicación.	
<b>Actividades de aprendizaje</b>	Tareas y proyectos teóricos, en simulación o de implementación.	

<b>Unidad 3.- Representación numérica y circuitos aritméticos</b>		<b>5 horas</b>
<b>Objetivo Específico:</b>	El estudiante conocerá las diferentes representaciones numéricas y comprenderá los algoritmos para realizar operaciones aritméticas básicas.	
3.1	Representación numérica posicional.	
3.2	Suma de números enteros positivos.	
3.3	Números con signo.	
3.4	Sumadores de alta velocidad.	
3.5	Diseño de circuitos aritméticos mediante herramientas CAD.	
3.6	Multiplicación.	
3.7	Algoritmos de booth – Radix para la multiplicación.	
3.8	Otras representaciones numéricas.	
<b>Lecturas y otros recursos</b>	Stephen Brown, Zvonko Vranesic, Fundamentos de Lógica Digital con Diseño VHDL, McGraw Hill, 4ª Edición, 2023.	
<b>Métodos de enseñanza</b>	Exposición de conceptos teóricos y ejercicios de aplicación.	
<b>Actividades de aprendizaje</b>	Tareas y proyectos teóricos, en simulación o de implementación.	

<b>Unidad 4 Bloques constructores de circuitos combinacionales</b>		<b>8 horas</b>
<b>Objetivo Específico:</b>	El estudiante diseñará circuitos digitales combinacionales empleando VHDL	
4.1	Multiplexores.	
4.2	Decodificadores.	
4.3	Codificadores.	
4.4	Convertidores de código.	
4.5	Circuitos de comparación aritmética.	
4.6	VHDL para circuitos combinacionales.	
<b>Lecturas y otros recursos</b>	Stephen Brown, Zvonko Vranesic, Fundamentos de Lógica Digital con Diseño VHDL, McGraw Hill, 4ª Edición, 2023.	
<b>Métodos de enseñanza</b>	Exposición de conceptos teóricos y ejercicios de aplicación.	



<b>Actividades de aprendizaje</b>	Tareas y proyectos teóricos, en simulación o de implementación.
-----------------------------------	---

<b>Unidad 5. Circuitos con memoria</b>		<b>6 horas</b>
<b>Objetivo Especifico:</b>	El estudiante conocerá los principios de lógica secuencial, el funcionamiento del flip – flop.	
5.1 El latch básico 5.2 Latch SR síncrono 5.3 Latch D síncrono 5.4 Flip-flops D maestro esclavo disparados por flanco 5.5 Flip-flop T 5.6 Flip- flop JK 5.7 Registros 5.8 Contadores 5.9 Diseño de circuitos con memoria con VHDL		
<b>Lecturas y otros recursos</b>	Stephen Brown, Zvonko Vranesic, Fundamentos de Lógica Digital con Diseño VHDL, McGraw Hill, 4ª Edición, 2023.	
<b>Métodos de enseñanza</b>	Exposición de conceptos teóricos y ejercicios de aplicación.	
<b>Actividades de aprendizaje</b>	Tareas y proyectos teóricos, en simulación o de implementación.	

<b>Unidad 6. Circuitos síncronos secuenciales</b>		<b>6 horas</b>
<b>Objetivo Especifico:</b>	El estudiante diseñará máquinas de estados finitos empleando flip-flops y su implementación en registros, contadores y otras aplicaciones	
6.1 Estrategia de diseño 6.2 Asignación de estados 6.3 Topología Mealy 6.4 Topología Moore 6.5 Diseño de máquinas de estado finito con herramientas CAD		
<b>Lecturas y otros recursos</b>	Stephen Brown, Zvonko Vranesic, Fundamentos de Lógica Digital con Diseño VHDL, McGraw Hill, 4ª Edición, 2023.	
<b>Métodos de enseñanza</b>	Exposición de conceptos teóricos y ejercicios de aplicación.	
<b>Actividades de aprendizaje</b>	Tareas y proyectos teóricos, en simulación o de implementación.	

<b>Unidad 7. Diseño de sistemas digitales</b>		<b>9 horas</b>
<b>Objetivo Especifico:</b>	El estudiante aplicará las herramientas adquiridas para diseñar sistemas digitales complejos y entender el fundamento de un procesador básico.	
7.1 Circuitos de bloque de construcción 7.2 Registros de corrimiento 7.3 Memorias 7.4 Fundamento de diseño de procesadores		
<b>Lecturas y otros recursos</b>	Stephen Brown, Zvonko Vranesic, Fundamentos de Lógica Digital con Diseño VHDL, McGraw Hill, 4ª Edición, 2023.	
<b>Métodos de enseñanza</b>	Exposición de conceptos teóricos y ejercicios de aplicación.	
<b>Actividades de aprendizaje</b>	Tareas y proyectos teóricos, en simulación o de implementación.	



Listado de prácticas	
Práctica No 1	COMPUERTAS LÓGICAS
Práctica No 2	ENTRADAS/SALIDAS BÁSICAS EN EL FPGA
Práctica No 3	FUNCIONES LÓGICAS EN VHDL
Práctica No 4	CONVERTIDORES DE CÓDIGOS
Práctica No 5	CONVERTIDOR DE CÓDIGO BCD A SIETE SEGMENTOS
Práctica No 6	MULTIPLEXOR Y DEMULTIPLEXOR EN VHDL
Práctica No 7	UNIDAD LÓGICA ARITMÉTICA
Práctica No 8	GENERADORES DE SEÑALES DE RELOJ Y FLIP-FLOPS
Práctica No 9	DISEÑO DE UN CONTADOR SÍNCRONO MEDIANTE FLIP-FLOPS
Práctica No 10	CONTADOR ASCENDENTE MÓDULO 10
Práctica No 11	CONTADOR ASCENDENTE DESCENDENTE
Práctica No 12	REGISTROS DE CORRIMIENTO EN VHDL
Práctica No 13	DISEÑO DE UNA MEMORIA RAM EN VHDL
Práctica No 14	MÁQUINAS DE ESTADO FINITO
Práctica No 16	CONTROL DE MÁQUINA EXPENDEDORA MEDIANTE FSM EN VHDL
Práctica No 16	CONTROL DE UN MOTOR A PASOS MEDIANTE FSM EN VHDL

E) ESTRATEGIAS DE ENSEÑANZA Y APRENDIZAJE

Exposición por parte del profesor  
 Resolución de problemas de aplicación  
 Proyectos de simulación y de implementación de circuitos lógicos.

F) EVALUACIÓN Y ACREDITACIÓN

Elaboración y/o presentación de:	Periodicidad	Abarca	Ponderación
Primer parcial <ul style="list-style-type: none"> <li>Examen escrito teórico y/o práctico 80%</li> <li>Actividades (tareas y proyectos de simulación y de implementación de circuitos lógicos): 20%</li> </ul>	16 sesiones	Unidades 1, 2 y 3	33.33 %
Segundo parcial <ul style="list-style-type: none"> <li>Examen escrito teórico y/o práctico 80%</li> <li>Actividades (tareas y proyectos de simulación y de implementación de circuitos lógicos): 20%</li> </ul>	16 sesiones	Unidades 4 y 5	33.33 %
Tercer parcial <ul style="list-style-type: none"> <li>Examen escrito teórico y/o práctico 80%</li> <li>Actividades (tareas y proyectos de simulación y de implementación de circuitos lógicos): 20%</li> </ul>	16 sesiones	Unidades 6 y 7	33.34 %
TOTAL ORDINARIO			Sumatoria de parciales 100%
Examen Extraordinario Examen escrito teórico y/o práctico	Semana 17 del semestre en curso	100%	100% Temario



Examen a título Examen escrito teórico y/o práctico	De acuerdo a programación de Secretaría Escolar	100%	100% Temario
Examen de regularización Examen escrito teórico y/o práctico	De acuerdo a programación de Secretaría Escolar	100%	100% Temario
Otras actividades académicas requeridas	Para acreditar el curso es necesario haber acreditado el laboratorio correspondiente. La calificación del laboratorio no forma parte de la evaluación del curso.		

#### G) BIBLIOGRAFÍA Y RECURSOS INFORMÁTICOS

##### Textos básicos

1. Stephen Brown, Zvonko Vranesic, Fundamentos de Lógica Digital con Diseño VHDL, McGraw Hill, 4ª Edición, 2023.

##### Textos complementarios

1. M. Morris Mano, Diseño Lógico, Pearson/Prentice Hall, 6ª Edición, 2017.
2. Ronald Tocci, Neal Widmer, Greg Moss, Sistemas Digitales. Principios y Aplicaciones, Pearson/Prentice Hall, 11ª Edición, 2017.
3. T. Floyd, Fundamentos de Sistemas Digitales, Pearson Educación; 11ª Edición, 2016.
4. IEEE Std 1076-2019 (Revision of IEEE Std 1076-2002), IEEE Standard VHDL Language Reference Manual, 2019.